

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-251244

(43)Date of publication of application : 14.09.2001

(51)Int.Cl.

H04B 10/00

G02F 3/00

H04L 1/00

(21)Application number : 2000-057391

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 02.03.2000

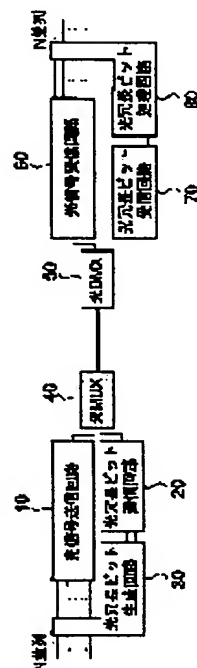
(72)Inventor : TOMIZAWA MASAHIRO
KISAKA YOSHIKI
MATSUURA AKIHIKO

(54) TRANSMITTER AND OPTICAL TRANSMISSION SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a transmitter and an optical transmission system by which optical signal processing is conducted to enable high-speed transmission.

SOLUTION: The high-speed optical transmission system, where optical fibers are interconnected is built up, its transmission side is provided with an optical signal transmission circuit 10, an optical redundant bit transmission circuit 20 which acts as an error correction circuit, an optical redundant bit generating circuit 30 and an optical MUX 40, and its receiver side is provided with an optical redundant bit reception circuit 70 which acts as an error correction circuit, an optical signal reception circuit 60, an optical redundant bit processing circuit 80 and an optical MUX 50. The error correction circuit consists of, e.g. an optical multiplexes circuit (8:1/4:1 optical multiplexer circuit)/ demultiplexer circuit (1:8/1:4 optical demultiplexer circuit), a optical branch circuit, an optical exclusive OR circuit(EXOR circuit), and an optical AND circuit (AND circuit) and an optical NAND circuit (NAND circuit). In this way, the optical transmission system, that can automatically detect and correct a code error caused in a transmission line, is built.



LEGAL STATUS

[Date of request for examination] 20.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the transmission equipment and the lightwave transmission system which said transmission equipment possesses the error correction circuit which detects automatically the digital error generated in the transmission line, and corrects it in the high-speed lightwave transmission system to which transmission equipment was connected with the optical fiber, and are characterized by constituting said error correction circuit with multiplex [optical] / separation circuit, an optical branch circuit, an optical exclusive "or" circuit, an optical AND circuit, and an optical negative AND circuit.

[Claim 2] Said optical exclusive "or" circuit and said optical AND circuit are the transmission equipment according to claim 1 and the lightwave transmission system which have two or more input port, arrange said optical branch circuit and optical gate circuit in said each port at a serial, have the coupler which carries out optical multiplexing of the output from said optical gate circuit of each of said port, change, and are characterized by connecting the optical input signal from another port to the control input of said optical gate circuit possible [supply].

[Claim 3] The optical gate circuit provided in said optical exclusive "or" circuit is the transmission equipment according to claim 2 and the lightwave transmission system which are characterized by being constituted by the optical device which intercepts signal light by the optical control signal input.

[Claim 4] The optical gate circuit provided in said optical exclusive "or" circuit The Koji shunt circuit and the optical gate circuit which consists of optical devices which become transparence to signal light by the optical control signal input, It has a means by which only pi shifts the optical phase between the branches carried out each two, and the coupler which multiplexes the branched branch again. The transmission equipment according to claim 2 and the lightwave transmission system which are characterized by already arranging in branch of one of the two a means by which said optical gate circuit gives said phase to branch of one of the two.

[Claim 5] The optical gate circuit provided in said optical exclusive "or" circuit and said optical AND circuit is optical-electrical-and-electric-equipment conversion circuit which changes an electrical signal with a lightwave signal, electric-light modulation circuit which modulates light with an electrical signal, and the transmission equipment according to claim 2 and the lightwave transmission system which are characterized by constituting "Be alike."

[Claim 6] Said electric - light modulation circuit is the transmission equipment according to claim 5 and the lightwave transmission system which are characterized by being an electroabsorption modulator.

[Claim 7] Said electric - light modulation circuit is the transmission equipment according to claim 5 and the lightwave transmission system which are characterized by being a Mach TSUENDA interference pattern modulator.

[Claim 8] The optical gate circuit provided in said optical AND circuit is the transmission equipment according to claim 2 and the lightwave transmission system which are characterized by being constituted by optical - light device which passes signal light by the optical control signal input.

[Claim 9] The optical gate circuit provided in said optical AND circuit The Koji shunt circuit and

the optical gate circuit which consists of optical-light devices intercepted to signal light by the optical control signal input. It has a means by which only π shifts the optical phase between the branches which dichotomized, respectively, and the coupler which multiplexes the branched branch again. The transmission equipment according to claim 2 and the lightwave transmission system which are characterized by a means by which said optical gate circuit shifts said phase to branch of one of the two only in π already being arranged by branch of one of the two.

[Claim 10] Said optical negative AND circuit has two or more input port, and arranges an optical branch circuit and an optical gate circuit in said each port at a serial. In said port of one of the two Furthermore have an optical branch circuit, a phase π shifter, and a coupler, and it has the coupler which carries out optical multiplexing of said optical gate circuit output and coupler output of each of said port. Said optical gate circuit arranged in the port of the direction which the optical input signal from another port is connected to the control input of said optical gate circuit, and has said phase π shifter It is the transmission equipment according to claim 1 and the lightwave transmission system which consider as said optical gate which becomes transparence to control light, and are characterized by committing said optical gate as an optical gate circuit which intercepts signal light to control light in said another port.

[Claim 11] It is the lightwave transmission system which the error correction circuit of a transmitting side possesses the optical redundant-bit sending circuit which transmits the redundant bit of a lightwave signal in the lightwave transmission system which has an error correction circuit in a transmitting side and a receiving side, respectively, and contains the transmission equipment characterized by the error correction circuit of a receiving side possessing the optical redundant-bit receiving circuit which receives the redundant bit of a lightwave signal.

[Claim 12] Said optical redundant-bit sending circuit and said optical redundant-bit receiving circuit are a lightwave transmission system containing transmission equipment according to claim 11 characterized by providing the optical exclusive "or" circuit.

[Claim 13] It is the lightwave transmission system which said optical redundant-bit generation circuit consists of optical exclusive "or" circuits, and contains the transmission equipment according to claim 11 characterized by said optical redundant-bit processing circuit possessing the optical exclusive "or" circuit and the optical pattern recognition circuit for recognizing a specific pattern.

[Claim 14] Said optical pattern recognition circuit is a lightwave transmission system containing transmission equipment according to claim 13 characterized by providing the optical negative AND circuit.

[Translation done.]

*** NOTICES ***

JPPO and NCIPPI are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the lightwave transmission system which transmits a ultra high-speed signal for high quality.

[0002]

[Description of the Prior Art] In recent years, in the transmission technique, instead of transmission by the electrical signal, optical transmission is used briskly, in the system adapting optical transmission, data traffic, especially IP (Internet Protocol) traffic of the Internet are increasing rapidly, and the need is also called two times within half a year. Under such circumstances, transmission capacity which exceeds Tbit/s is needed for a future transmission system. In order to realize such immense transmission capacity, the technique of WDM (Wavelength Division Multiplexing) which uses the broadband nature of an optical fiber positively and carries out channel multiplex with wavelength, and the technique of TDM (Time Division Multiplexing) which shortens pulse width of 1 bit of an optical channel, and carries out multiplex in a time domain must be used together. Even if it pursues only one of techniques, the above-mentioned transmission capacity is difficult and concomitant use of both technique is important for it.

[0003] The channel spacing of WDM is narrowed or, as for the quality of the optical transmission considered to be high quality conventionally, the limitation beginning to be in sight with expansion of transmission capacity also in which method of raising the bit rate of a channel by TDM. For example, if WDM channel spacing is narrowed, by self-phase modulation (SPM) or the mutual phase modulation (XPM), a spectrum will cause breadth during optical fiber propagation, and will cause a cross talk in the adjoining channel. Or near the zero-dispersion wavelength of an optical fiber, by the effectiveness of 4 light-wave mixing, it is inversely proportional to the square of channel spacing, and a coherent cross talk is caused again. On the other hand, if the bit rate of each channel is raised by TDM, in proportion to the square of a bit rate, a pulse will cause breadth wave degradation by the effectiveness of wavelength dispersion. Moreover, few [a fiber core] ovalities make a fiber produce two main shafts, and produce wave degradation too by the difference in the velocity of propagation in these main shafts (namely, effectiveness of polarization distribution). Furthermore, although optical amplifier is indispensable to both of the techniques, the spontaneous emission noise of optical amplifier is accumulated for every connection of amplifier, and makes a bit error produce a floor property in the basis of some conditions.

[0004] Application to the lightwave transmission system of an error correcting code (FEC) is studied actively that such a limitation should be overthrown. FEC improves degradation of quality regardless of the cause of the error on a transmission line. Therefore, the circuit (for example, compensating circuit) of an analog is not necessarily the need by the cause of degradation, and there is effectiveness, like a digital circuit can be managed with one kind (however, it depends for the effectiveness of FEC only on the statistical property of an error).

[0005] Some proposals are made to following [reference 1] - [reference 3] at FEC in a lightwave transmission system.

[Reference 1]: ITU-TG.975; "Forward error correction in submarine systems" Geneva (1996),

[0006] [Reference 2]: M.Tomizawa et al., "Forward error correcting codes in synchronous fiber optic transmission systems", J.Lightwave Technol., Vol.15, No.1, and pp 43-52 (1997).

[0007] [Reference 3]: JP,11-32008,A: Optical transmission device Others [Tomizawa].

[0008] There is a sign applied with the submarine lightwave transmission system in [reference 1], and having the frame format original with the seabed is shown in it. It is shown in [reference 2] that there is a sign in a land system, and the intact OH field of an international-standards format called SDH (Synchronous Digital Hierarchy) is positively utilized for it. Moreover, the proposal of transmitting a redundant bit on another wavelength is shown in [reference 3], being based on SDH.

[0009] According to the system configuration of the transmission equipment of the conventional technique shown in drawing 14 , the error correction circuit (namely, error correcting code circuit (FEC)) which detects automatically the agreement error generated in the transmission line, and processes it electrically, respectively is established in the transmitting side and the receiving side. The error correction circuit of a transmitting side is the electric redundant-bit sending circuit 2 which transmits the redundant bit of an electrical signal, and the electrical signal correctly corrected through the electrical signal sending circuit 1 from the electric redundant-bit generation circuit 3 which generates the redundant bit of an electrical signal is changed into a lightwave signal, and it is transmitted from light MUX4.

[0010] On the other hand, the lightwave signal received through light MUX5 is again changed into an electrical signal, and an agreement error is corrected automatically in the error correction circuit of a receiving side. The error correction circuit of this receiving side is the electric redundant-bit receiving circuit 7 which receives the redundant bit of an electrical signal, and a signal is supplied to the electric redundant-bit processing circuit 8 which processes the redundant bit of an electrical signal through the electrical signal receiving circuit 6, and will be in a right condition.

[0011]

[Problem(s) to be Solved by the Invention] Like ****, the communication link of a certain amount of rate is attained by transmission through electrical signal processing. However, if the bit rate per channel rises and it becomes 80 Gbit/s extent, signal processing by the electrical and electric equipment is difficult to realize. Like ****, the conventional FEC circuit is premised on electric processing, and number Gbit/s is a limitation at most. It is equipment configuration top quantity cost ***** to take the signal of 100 Gbit/s classes into pieces to this level, although it takes into pieces even at a low speed (several 10 Mbit/s) and most is processed on TTL level at FEC realized with the transmission speed of current 10 Gbit/s extent. Electrical circuit actuation of the circuit which is still needed in that reference [3] removed the memory and CPU which serve as a bottleneck most although it is effective, i.e., an exclusive "or" circuit, and a pattern recognition circuit is impossible in 100 Gbit/s extent.

[0012] Then, the purpose of this invention is to perform signal processing by light and offer the transmission equipment and the lightwave transmission system in which high-speed transmission is possible.

[0013]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem and to attain the purpose, the following means are provided in this invention. This invention tends to realize the transmission system which has FEC and it on condition of so-called "all optical processings" or "optical-electrical-and-electric-equipment-light processing", following the architecture of an indication to the above [reference 3]. For this reason, in this invention, in the high-speed lightwave transmission system to which transmission equipment was connected with the optical fiber, it has the error correction circuit which detects automatically the digital error which this transmission equipment generated in the transmission line, and corrects it, and this error correction circuit proposes transmission equipment and a lightwave transmission system of the description which are constituted with multiplex [optical] / separation circuit, an optical branch circuit, an optical exclusive "or" circuit, an optical AND circuit, and an optical negative AND circuit.

[0014]

[Embodiment of the Invention] Two or more operation gestalten are listed to below, and the summary of this invention is explained to it in detail.

(The 1st operation gestalt) The system configuration of the transmission equipment of this invention is shown in drawing 1 . In the system configuration of this transmission equipment, the error correction circuit (FEC) which detects automatically the agreement error generated in the transmission line to a transmitting side and a receiving side, respectively, and is processed to them with light is prepared.

[0015] The lightwave signal sending circuit 10, the optical redundant-bit sending circuit 20 which works as the above-mentioned error correction circuits, and transmits the redundant bit of a lightwave signal, and the optical redundant-bit generation circuit 30 which generates the redundant bit of a lightwave signal are established in the transmitting side. And the lightwave signal corrected correctly is transmitted to a network from light MUX40, without being changed as it is. On the other hand, as for the lightwave signal received through light MUX50, an agreement error is corrected automatically in the error correction circuit of a receiving side. The optical redundant-bit receiving circuit 70 which works as an error correction circuit of this receiving side, and receives the redundant bit of a lightwave signal, the lightwave signal receiving circuit 60, and the optical redundant-bit processing circuit 80 which processes the redundant bit of a lightwave signal are established in the receiving side. Therefore, it turns out in that each circuit block in drawing is optical processing or optical-electrical-and-electric-equipment-light processing that it differs from equipment (refer to drawing 14) conventionally.

[0016] In order to explain the component of the transmission equipment of this invention in detail, the configuration of a lightwave signal sending circuit is shown in drawing 2 , and the configuration of an optical redundant-bit sending circuit is shown in drawing 3 . Like drawing 2 , the lightwave signal sending circuit 10 consists of an integrator (NOT circuit) 12 with the 8:1 light multiplex circuit 11, and it is constituted so that the lightwave signal from the above-mentioned optical redundant-bit generation circuit 30 may be transmitted to light MUX40. Moreover, like drawing 3 , the optical redundant-bit sending circuit 20 consists of an integrator (NOT circuit) 22 with the 4:1 light multiplex circuit 21, and it is constituted so that the lightwave signal from the above-mentioned optical redundant-bit generation circuit 30 may be transmitted to light MUX40.

[0017] 8:1 multiplex circuits 11 which constitute the lightwave signal sending circuit 10 are optical-multiplexing circuits. OTDM (Optical Time Division Multiplexing) is sufficient as optical multiplexing, and WDM is sufficient as it. The same is said of 4:1 optical-multiplexing circuits 21 of the optical redundant-bit sending circuit 20. Especially, in the interior of the optical redundant-bit generation circuit 30, both the optical branch circuit section and the optical EXOR circuit section are performed by optical processing or optical-electrical-and-electric-equipment-light processing, and 100 Gbit/s classes can also operate.

[0018] Below, drawing 4 shows the configuration of the optical redundant-bit generation circuit 30. In addition, as an example, although the example of a Hamming (12 8) sign is given, it is not necessary to be necessarily this sign here. If it consists of the optical tee 31 and light EXOR32 and a Hamming sign is inputted like illustration, the optical redundant-bit generation circuit 30 is constituted so that this may be dichotomized and sent to the lightwave signal sending circuit 10 and the optical redundant-bit sending circuit 20.

[0019] The configuration of the lightwave signal receiving circuit 60 is shown in drawing 5 , the configuration of the optical redundant-bit receiving circuit 70 is shown in drawing 6 , and the configuration of the optical redundant-bit processing circuit 80 is shown in drawing 7 . although 1:8 light separation circuits 62 are arranged in the lightwave signal receiving circuit 60 and the optical discernment regenerative circuits 63, 65, and 66 and the optical clock extract circuit 64 which perform discernment playback with light are arranged, there are no two of these latter parts -- ** -- it is good. although 1:4 light separation circuits 72 are arranged and the optical discernment regenerative circuits 73, 75, and 76 and the optical clock extract circuit 74 which perform discernment playback with light are arranged in the optical redundant-bit receiving circuit 70, there are no two of these latter parts -- ** -- it is good.

[0020] In addition, the differential delay between each wavelength is assumed [having doubled beforehand and] here. Like [the optical redundant-bit processing circuit 80] the above-mentioned optical redundant-bit generation circuit 30, it is constituted by the optical tee 81 and the optical EXOR section 83, and also is constituted by the optical pattern discrimination decision circuit 84 by the optical EXOR circuit 82 classified by bit, and the optical AND (NAND) circuit.

[0021] As shown in drawing 4 and drawing 7 which were mentioned above, optical processing circuit elements required as a digital disposal circuit are an optical branch circuit, an optical EXOR circuit, and an optical AND (or NAND) circuit. Here, an optical coupler is enough as an optical branch circuit.

[0022] The configuration of an above-mentioned optical EXOR circuit and explanation of input port are shown in drawing 8 (a) and (b). The optical EXOR circuit of a configuration of having been shown in drawing 8 (a) makes control light two input port, the optical gate circuit 87 which intercepts light by the coupler and control light in each port, and one output of each coupler, and is constituted by the coupler as an optical multiplexing machine which multiplexes the output of two optical gate circuits 87 and 88 with optical wiring which makes the optical gate circuit 88 of another port drive.

[0023] As shown in drawing 8 (b), if a port 2 to "0" from a port 1 and "0" are inputted, each optical gate circuit is the mode in which light is made to penetrate here, but since the signal light itself is 0, the output of an EXOR circuit is "0." Moreover, when "0" is inputted from "1" and a port 2 from a port 1, the optical gate circuit 1 is in signal passage mode, an optical gate circuit is in signal cutoff mode, an output serves as only passage of the signal light from a port 1, and the output of an EXOR circuit is set to "1." Since it is symmetrical with the upper and lower sides from "0" and a port 2 from a port 1 also in "1", it is the same. When "1" is inputted from both a port 1 and the port 2, both the optical gate circuits 1 and 2 are in optical cutoff mode, and an EXOR output is set to "0." Thereby, EXOR logic is checked.

[0024] Although it inquires from the former about the optical AND circuit and many methods are proposed, if the logic of an optical gate circuit is reversed with the completely same component configuration, according to the configuration of the optical EXOR circuit 82 of drawing 8 (a), and explanation of the input port of drawing 8 (b), becoming an optical AND circuit is shown by this invention.

[0025] Moreover, the configuration of the optical AND circuit and NAND circuit which were mentioned above, and input port are shown in drawing 9 (a) - (d). In the optical AND circuit shown in drawing 9 (a), it becomes the contents of input port as shown in drawing 9 (b). That is, if positive logic, i.e., control light, comes the optical gate circuit 93, it will consider as the mode in which signal light is passed. When "0" is inputted from "0" and a port 2 from a port 1, since both the optical gate circuits 93 and 94 are in optical cutoff mode, the output of the whole AND circuit is 0. Moreover, when "1" is inputted from "0" and a port 2 from a port 1, the optical gate 1 is in passage mode, the gate 2 is in cutoff mode, but since the signal "0" is coming to the port 1, the output of an AND circuit is "0." Since the case of "0" is also the vertical symmetry from "1" and a port 2 from a port 1, it is the same. If "1" is inputted from a port 1 and a port 2, it will become passage mode, it will be multiplexed and both gates 1 and 2 will be set to "1." In this case, the cautions the light of both branches interferes and it is made not to erase mutually are required. Moreover, the point used as two times in case the output of "1" is EXOR also needs to be warned.

[0026] The configuration of a NAND circuit is shown in drawing 9 (c). Although the technique of pattern recognition is used for error bit specification by FEC, a NAND circuit is required for an AND circuit and coincidence to this. Moreover, the input port at this time serves as contents as shown in drawing 9 (d). That is, Koji branching, the phase shifter, and the coupler are further connected to juxtaposition with the optical gate 1 of positive logic, the optical gate 2 of negative logic is arranged in the port 2, and each optical gate makes the input of the optical gate of another side control light here in the port 1. When "0" is inputted from "0" and a port 1 from a port 1, the optical gate circuit 1 is in optical cutoff mode, the gate 2 is in light transmission mode, but since the signal of a port 2 is "0", the output of a NAND circuit is "0."

[0027] Moreover, since the optical gates 1 and 2 will serve as passage mode from it if "1" is inputted from a port 1 from "0" and a port 2, and the signal "1" is coming to the port 2, the output of an AND circuit is "1." In the case of "0", both gates are in cutoff mode from "1" and a port 2 from a port 1, and a NAND output is "0."

[0028] If "1" is inputted from a port 1 and a port 2, the gate 1 will become passage mode and the gate 2 will become cutoff mode. the output of the gate 1 — "1" — but, since only pi has shifted, it is multiplexed in the phase of a subbranch, and it is set to "0", and, finally the output of a NAND circuit is set to "0." This NAND circuit is a NAND circuit which negation attached to the port 1. The NAND circuit which negation attached to both ports is difficult to realize in an optical circuit. However, considering the application of FEC, it is in the condition which does not have an error as a syndrome is all "0", and there is no need for error bit specification in this case. Therefore, when there is an error, some bit of a syndrome is surely "1", and the optical pattern recognition circuit 84 can consist of NANDs or AND of this bit and other bits.

[0029] Here, if the pattern recognition circuit [for example / (0 0, 0, 1)] which is the LSB error specification syndrome of a Hamming (12 8) sign was shown in drawing 10 , when EXOR would be connected to it in the above-mentioned optical pattern recognition circuit 84 and an above-mentioned LSB port and this pattern comes, a correction pulse is outputted to EXOR and an error can be corrected.

[0030] (The 2nd operation gestalt) Then, the 2nd operation gestalt of this invention is explained. Although it may be substantially the same, the circuit element used here differs from the 1st operation gestalt which mentioned above the fundamental configuration of the transmission equipment as the 2nd operation gestalt, and a transmission system as follows. First, when the concrete example of a configuration about an optical processing circuit element is given, an example shown in drawing 11 (a) and (b) is the configuration of an optical gate circuit.

[0031] In drawing 11 (a), this optical gate circuit may be considered as all optical processings, and may use the supersaturation absorber of negative logic, and other things are sufficient as it. Moreover, as shown in drawing 11 (b), what constructed the optical gate (for example, supersaturation absorber) and the phase shifter of positive logic to the Mach TSUENDA interference pattern may be used, and other things may be used. Furthermore, what could use NOLM (Nonlinear Optical Loop Mirror) and constituted semi-conductor light amplifier (SOA:Semiconductor Optical Amplifier) in the Mach TSUENDA mold may be used. If the optical gate is considered as optical-electrical-and-electric-equipment-light processing, as shown in drawing 12 (a), the optical receiver (for example, UTC-PD:Uni-Traveling Photo Diode) 250 of high-speed high power and the electric-field absorption type light (EA) modulator 240 may be linked directly. Moreover, as shown in drawing 12 (b), you may make it in configuration the configuration of the optical receiver 290 and a predetermined Mach TSUENDA mold modulator. As a light corpuscle child, LiNbO3 (LN crystal) 270 may be used, for example, and other things may be used.

[0032] (The operation effectiveness) With the 1st operation gestalt or the 2nd operation gestalt of this invention, a lightwave signal can perform all error correction processings now by carrying out the system configuration like instantiation above, without using an electrical signal like before. It can follow, for example, an error correction can be performed by the so-called "****" to the ultra high-speed data signal of 100 Gbit/s classes per channel, and high quality and mass optical communication become possible as compared with the former.

[0033] Moreover, if it assumes that the error in a transmission line has occurred at random here according to the theoretical value of a bit error rate (BER) curve shown in drawing 13 and the error correction circuit (FEC) concerning this invention is used, the error rate of 10^{-6} will be reduced by 10^{-11} , for example. Furthermore, about 3dB margin can be earned as an optical S/N design again.

[0034] As mentioned above, although explained based on the operation gestalt, also except that all transmission systems are all optical processings, employment of FEC on condition of optical-electrical-and-electric-equipment-light processing is possible, in addition deformation implementation various in the range which does not deviate from the summary of this invention is possible.

[0035]

[Effect of the Invention] According to this invention, it becomes possible to perform signal processing by light and to offer the transmission equipment and the lightwave transmission system in which high-speed transmission is possible.

[Translation done.]

* NOTICES *

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing 1 is the block block diagram showing the configuration of the transmission equipment of this invention, and a lightwave transmission system.

[Drawing 2] Drawing 2 is the block diagram showing the configuration of a lightwave signal sending circuit.

[Drawing 3] Drawing 3 is the block diagram showing the configuration of an optical redundant-bit sending circuit.

[Drawing 4] Drawing 4 is the block diagram showing the configuration of an optical redundant-bit generation circuit.

[Drawing 5] Drawing 5 is the block diagram showing the configuration of a lightwave signal receiving circuit.

[Drawing 6] Drawing 6 is the block diagram showing the configuration of an optical redundant-bit receiving circuit.

[Drawing 7] Drawing 7 is the explanatory view showing the configuration of an optical redundant-bit processing circuit, and an error bit specification pattern.

[Drawing 8] For drawing 8 (a) and (b), the block diagram in which an optical EXOR circuit is explained to and drawing 8 (a) shows the configuration of an optical EXOR circuit, and drawing 8 (b) are the explanatory view of input port.

[Drawing 9] Drawing 9 (a) - (d) is an explanatory view in which the block diagram in which the explanatory view in which the block diagram in which drawing 9 (a) shows the configuration of an optical AND circuit, and drawing 9 (b) show the contents of the input port of this circuit, and drawing 9 (c) show the configuration of an optical NAND circuit, and drawing 9 (d) show the contents of the input port of this circuit by showing the configuration and input port of an optical AND circuit and a NAND circuit.

[Drawing 10] Drawing 10 is the block diagram showing the configuration of an optical pattern recognition circuit.

[Drawing 11] For drawing 11 (a) and (b), the block diagram of a circuit the example of an optical gate circuit is shown, and drawing 11 (a) considers as all optical processings, and using the supersaturation absorber and drawing 11 (b) are the block diagram of the circuit of the combination of a supersaturation absorber and a phase shifter.

[Drawing 12] Drawing 12 (a) and (b) are the block diagram of the circuit where the example of an optical gate circuit was shown and the optical receiver and the Mach TSUENDA mold modulator were used for the block diagram of the circuit where the optical receiver and the electroabsorption modulator were used for drawing 12 (a), and drawing 12 (b).

[Drawing 13] Drawing 13 is a graph which compares and shows the theoretical value of a bit error rate (BER) curve.

[Drawing 14] Drawing 14 is the block block diagram showing the conventional transmission equipment and the configuration of a transmission system.

[Description of Notations]

10 -- Lightwave signal sending circuit,

11 -- 8:1 light multiplex circuit,

20 — Optical redundant-bit sending circuit,
21 — 4:1 light multiplex circuit,
30 — Optical redundant-bit generation circuit,
31 — Optical tee (coupler),
32 — The optical EXOR section,
40 50 — Light MUX,
60 — Lightwave signal receiving circuit,
62 — 1:8 light separation circuits,
63, 65, 66 — Optical discernment regenerative circuit,
64 — Optical clock extract circuit,
67 — Optical delay circuit,
70 — Optical redundant-bit receiving circuit,
72 — 1:4 light separation circuits,
73, 75, 76 — Optical discernment regenerative circuit,
74 — Optical clock extract circuit,
77 — Optical delay circuit,
80 — Optical redundant-bit processing circuit,
81 — Optical tee (coupler),
82 83 — Optical EXOR circuit (optical EXOR section),
84 — Optical pattern discrimination decision circuit,
85, 86, 91, 92 — Optical branching (coupler),
87 88 — Optical gate circuit,
89, 95, 110, 120 — Optical multiplexing (coupler),
90 — Optical AND circuit,
93 94 — Optical gate circuit,
100, 101-103 — Optical NAND circuit,
130, 140 — Optical gate circuit,
150 — Phase pi shifter,
160, 170, 210, 230 — Optical multiplexing (coupler),
200 — Supersaturation absorber,
220 — Phase pi shifter,
240 — EA converter,
250, 290 — UTC-PD (optical receiver),
260, 280 — Optical multiplexing (coupler),
270 — LN liquid crystal.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-251244

(P2001-251244A)

(43) 公開日 平成13年9月14日 (2001.9.14)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコト* (参考)
H 0 4 B 10/00		G 0 2 F 3/00	5 0 1 2 K 0 0 2
G 0 2 F 3/00	5 0 1	H 0 4 L 1/00	A 5 K 0 0 2
H 0 4 L 1/00		H 0 4 B 9/00	B 5 K 0 1 4

審査請求 未請求 請求項の数14 O L (全 9 頁)

(21) 出願番号 特願2000-57391(P2000-57391)

(22) 出願日 平成12年3月2日 (2000.3.2)

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 富沢 将人

東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

(72) 発明者 木坂 由明

東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外2名)

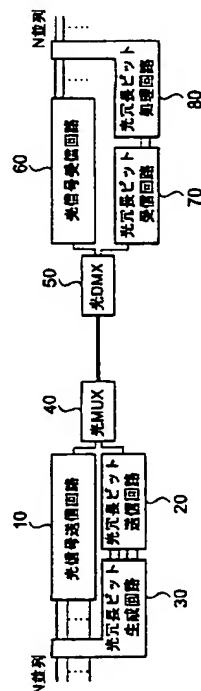
最終頁に続く

(54) 【発明の名称】 伝送装置及び光伝送システム

(57) 【要約】

【課題】 光による信号処理を行い高速伝送が可能な伝送装置および光伝送システムを提供すること。

【解決手段】 光ファイバで接続された高速光伝送システムを構成し、送信側には、光信号送信回路10、誤り訂正回路として働く光冗長ビット送信回路20、光冗長ビット生成回路30及び光MUX40を設け、受信側にも誤り訂正回路としての光冗長ビット受信回路70と共に、光信号受信回路60、光冗長ビット処理回路80及び光MUX50を設ける。誤り訂正回路は、例えば、光多重回路(8:1/4:1光多重回路)/分離回路(1:8/1:4光分離回路)、光分岐回路、光排他的論理和回路(EXOR回路)、光論理積回路(AND回路)、光否定的論理積回路(NAND回路)により構成する。これにより伝送路で発生した符号誤りを自動検出し訂正できる光伝送システムを構築する。



【特許請求の範囲】

【請求項 1】 伝送装置が光ファイバで接続された高速光伝送システムにおいて、

前記伝送装置は、伝送路で発生した符号誤りを自動的に検出し訂正する誤り訂正回路を具備し、

前記誤り訂正回路は、光多重／分離回路と、光分岐回路と、光排他的論理和回路と、光論理積回路と、光否定的論理積回路により構成されることを特徴とする伝送装置及び光伝送システム。

【請求項 2】 前記光排他的論理和回路および前記光論理積回路は、複数の入力ポートを有し、

それぞれの前記ポートには前記光分岐回路と光ゲート回路を直列に配設し、

それぞれの前記ポートの前記光ゲート回路からの出力を光合波するカブラを有して成り、

前記光ゲート回路の制御入力には、別のポートからの光入力信号が供給可能に接続されていることを特徴とする、請求項 1 に記載の伝送装置及び光伝送システム。

【請求項 3】 前記光排他的論理和回路内に具備される光ゲート回路は、

光制御信号入力により信号光を遮断する光デバイスにより構成されることを特徴とする、請求項 2 に記載の伝送装置及び光伝送システム。

【請求項 4】 前記光排他的論理和回路内に具備される光ゲート回路は、

光二分岐回路と、光制御信号入力により信号光に対して透明になる光デバイスで構成される光ゲート回路と、各二分岐されたブランチ間の光位相を π だけずらす手段と、分岐されたブランチを再び合波するカブラを有し、前記光ゲート回路が片方のブランチに、前記位相を与える手段がもう片方のブランチに配設されることを特徴とする、請求項 2 に記載の伝送装置及び光伝送システム。

【請求項 5】 前記光排他的論理和回路及び前記光論理積回路内に具備される光ゲート回路は、

光信号により電気信号を変換する光－電気変換回路と、電気信号により光を変調する電気－光変調回路と、によって構成されることを特徴とする、請求項 2 に記載の伝送装置及び光伝送システム。

【請求項 6】 前記電気－光変調回路は、電界吸収型光変調器であることを特徴とする、請求項 5 に記載の伝送装置及び光伝送システム。

【請求項 7】 前記電気－光変調回路は、マッハツェンダ干渉型変調器であることを特徴とする、請求項 5 に記載の伝送装置及び光伝送システム。

【請求項 8】 前記光論理積回路内に具備される光ゲート回路は、

光制御信号入力により信号光を通過させる光－光デバイスにより構成されることを特徴とする、請求項 2 に記載の伝送装置及び光伝送システム。

【請求項 9】 前記光論理積回路内に具備される光ゲ

ート回路は、

光二分岐回路と、

光制御信号入力により信号光に対して遮断する光－光デバイスで構成される光ゲート回路と、

それぞれ二分岐されたブランチ間の光位相を π だけずらす手段と、

分岐されたブランチを再び合波するカブラとを有し、

前記光ゲート回路が片方のブランチに、前記位相を π だけずらす手段がもう片方のブランチに配備されることを特徴とする、請求項 2 に記載の伝送装置及び光伝送システム。

【請求項 10】 前記光否定的論理積回路は、複数の入力ポートを有し、

それぞれの前記ポートに光分岐回路と光ゲート回路を直列に配設し、

片方の前記ポートには、さらに光分岐回路と位相 π シフタとカブラを有し、

それぞれの前記ポートの前記光ゲート回路出力及びカブラ出力を光合波するカブラを有し、

前記光ゲート回路の制御入力に別のポートからの光入力信号が接続され、

前記位相 π シフタのある方のポートに配備される前記光ゲート回路は、制御光に対して透明になる前記光ゲートとし、

もう一方の前記ポートに前記光ゲートは制御光に対し信号光を遮断する光ゲート回路として働くことを特徴とする、請求項 1 に記載の伝送装置及び光伝送システム。

【請求項 11】 送信側および受信側にそれぞれ誤り訂正回路を有する光伝送システムにおいて、

送信側の誤り訂正回路は、光信号の冗長ビットを送信する光冗長ビット送信回路を具備し、

受信側の誤り訂正回路は、光信号の冗長ビットを受信する光冗長ビット受信回路を具備していることを特徴とする伝送装置を含む光伝送システム。

【請求項 12】 前記光冗長ビット送信回路および前記光冗長ビット受信回路は、

光排他的論理和回路を具備していることを特徴とする、請求項 11 に記載の伝送装置を含む光伝送システム。

【請求項 13】 前記光冗長ビット生成回路は、光排他的論理和回路から構成され、

前記光冗長ビット処理回路は、光排他的論理和回路と、特定のパターンを認識するための光パターン認識回路とを具備していることを特徴とする、請求項 11 に記載の伝送装置を含む光伝送システム。

【請求項 14】 前記光パターン認識回路は、光否定的論理積回路を具備していることを特徴とする、請求項 13 に記載の伝送装置を含む光伝送システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は超高速信号を高品質

で伝送する光伝送システムに関する。

【0002】

【従来の技術】近年、伝送技術においては、電気信号による伝送に代わって光伝送が盛んに利用され、光伝送を応用したシステムでは、データトラフィック、特にインターネットのIP (Internet Protocol) トラフィックは急激に増加しており、その需要は半年で二倍ともいわれている。このような状況のもとで、将来の伝送システムにはTbit/sを越えるような伝送容量が必要となる。このような莫大な伝送容量を実現するためには、光ファイバの広帯域性を積極的に利用し波長によってチャネル多重するWDM (Wavelength Division Multiplexing) という技術と、光チャネルの1ビットのパルス幅を短くして時間領域で多重するTDM (Time Division Multiplexing) という技術を併用しなければならない。どちらか一方の技術だけを追求しても上記の伝送容量は困難であり、両者の技術の併用が重要である。

【0003】WDMのチャネル間隔を狭めていくか、あるいはTDMによりチャネルのビットレートを上げていくというどちらの方法においても、伝送容量の拡大に伴い、従来高品質であると考えられてきた光伝送の品質はその限界が見え始めている。例えばWDMチャネル間隔を狭めると、自己位相変調 (SPM) や相互位相変調 (XPM) によって光ファイバ伝搬中にスペクトルが広がり、隣接するチャネルにクロストークを引き起こす。あるいはまた、光ファイバのゼロ分散波長の近傍では四光波混合の効果により、チャネル間隔の二乗に逆比例してコヒーレントなクロストークを引き起こす。一方、TDMにより各チャネルのビットレートを上げていくと、ビットレートの2乗に比例して波長分散の効果によりパルスが広がり波形劣化を引き起こす。またファイバコアのわずかな楕円率はファイバに二つの主軸を生じさせ、これらの主軸における伝搬速度の違いにより、やはり波形劣化を生じさせる (即ち、偏波分散の効果)。さらに、どちらの技術にも光アンプは必要不可欠であるが、光アンプの自然放出雑音はアンプの接続ごとに累積していき、ある条件のもとではビット誤りにフロア特性を生じさせることになる。

【0004】このような限界を打破すべく、誤り訂正符号 (FEC) の光伝送システムへの適用が活発に研究されている。FECは伝送路上の誤りの原因に関係なく品質の劣化を改善するものである。したがって、アナログの回路 (例えば補償回路) が劣化原因分だけ必要というわけではなく、ディジタル回路が一種類で済むなどの効果がある (但し、FECの効果は誤りの統計的性質にのみ依存する)。

【0005】光伝送システムにおけるFECには、次のような【文献1】～【文献3】にいくつかの提案がされている。

【文献1】: ITU-TG.975: "Forward error correctio

n in submarine systems" Geneva, (1996)。

【0006】【文献2】: M. Tomizawa et al., "Forward error correcting codes in synchronous fiber optic transmission systems", J. Lightwave Technol., Vol. 15, No. 1, pp43-52 (1997)。

【0007】【文献3】: 特開平11-32008号公報: 光伝送装置 富沢他。

【0008】【文献1】には、海底の光伝送システムで適用されている符号があり、海底独自のフレームフォーマットを有していることが示されている。【文献2】には、陸上系システムでの符号があることが示され、SDH (Synchronous Digital Hierarchy) という国際標準フォーマットの未使用OH領域を積極的に活用するものである。また【文献3】には、SDHに準拠しながら冗長ビットを別波長で伝送するという提案が示されている。

【0009】図14に示す従来技術の伝送装置のシステム構成によれば、送信側と受信側にはそれぞれ、伝送路で発生した符号誤りを自動的に検出して電氣的に処理する誤り訂正回路 (即ち誤り訂正符号回路 (FEC)) が設けられている。送信側の誤り訂正回路は、電気信号の冗長ビットを送信する電気冗長ビット送信回路2であり、電気信号の冗長ビットを生成する電気冗長ビット生成回路3から電気信号送信回路1を介して、正しく訂正された電気信号が光信号に変換され光MUX4から送信される。

【0010】一方、光MUX5を介して受信した光信号はふたたび電気信号に変換され、受信側の誤り訂正回路にて符号誤りが自動的に訂正される。この受信側の誤り訂正回路は、電気信号の冗長ビットを受信する電気冗長ビット受信回路7であり、信号は電気信号受信回路6を介して、電気信号の冗長ビットを処理する電気冗長ビット処理回路8に供給され、正しい状態になる。

【0011】

【発明が解決しようとする課題】上述の如く、電気信号処理を介した伝送によりある程度の速度までは通信が可能となる。しかしながら、チャネル当たりのビットレートが上昇し、80Gbit/s程度になると、電気による信号処理は実現困難である。上述の如く従来のFEC回路は電気処理を前提としており、せいぜい数Gbit/sが限界である。現在10Gbit/s程度の伝送速度で実現されているFECでは低速 (数10Mbit/s) にまでばらしてTTLレベルで処理されているのがほとんどであるが、100Gbit/sクラスの信号をこのレベルまでばらすのは装置構成上高コスト手成る。文献【3】は最もボトルネックとなっているメモリとCPUを除いたという点で効果的であるが、それでも必要となる回路、すなわち排他的論理和回路やパターン認識回路の電気回路動作は100Gbit/s程度では不可能である。

【0012】そこで本発明の目的は、光による信号処理

を行い高速伝送が可能な伝送装置および光伝送システムを提供することにある。

【0013】

【課題を解決するための手段】上記課題を解決し目的を達成するため、本発明では次のような手段を講じている。本発明は、上記【文献3】に開示のアーキテクチャを踏襲しながら、いわゆる「全光処理」あるいは「光—電気—光処理」を前提としたFECとそれを有する伝送システムを実現しようとするものである。このため本発明では、伝送装置が光ファイバで接続された高速光伝送システムにおいて、この伝送装置が、伝送路で発生した符号誤りを自動的に検出し訂正する誤り訂正回路を備え、この誤り訂正回路は、光多重／分離回路と、光分岐回路と、光排他的論理和回路と、光論理積回路と、光否定的論理積回路とによって構成されるような特徴の伝送装置及び光伝送システムを提案する。

【0014】

【発明の実施の形態】以下に、複数の実施形態を挙げて本発明の要旨について詳しく説明する。

（第1実施形態）図1に本発明の伝送装置のシステム構成を示している。この伝送装置のシステム構成では、送信側と受信側にそれぞれ、伝送路で発生した符号誤りを自動的に検出して光のまま処理する誤り訂正回路（FEC）が設けられている。

【0015】送信側には、光信号送信回路10と、上記の誤り訂正回路として働き光信号の冗長ビットを送信する光冗長ビット送信回路20と、光信号の冗長ビットを生成する光冗長ビット生成回路30が設けられている。そして、正しく訂正された光信号はそのまま変換されずに光MUX40からネットワークへ送信される。一方、光MUX50を介して受信した光信号は、受信側の誤り訂正回路にて符号誤りが自動的に訂正される。受信側には、この受信側の誤り訂正回路として働き光信号の冗長ビットを受信する光冗長ビット受信回路70と、光信号受信回路60と、光信号の冗長ビットを処理する光冗長ビット処理回路80が設けられている。よって、図中の各回路ブロックが光処理あるいは光—電気—光処理である点で、従来装置（図14参照）とは異なることがわかる。

【0016】本発明の伝送装置の構成要素を詳しく説明するため、図2には光信号送信回路の構成を示し、図3には光冗長ビット送信回路の構成を示す。図2の如く光信号送信回路10は、8：1光多重回路11と、積分器（NOT回路）12から成り、前述の光冗長ビット生成回路30からの光信号を光MUX40へ送信するように構成されている。また、図3の如く光冗長ビット送信回路20は、4：1光多重回路21と、積分器（NOT回路）22から成り、前述の光冗長ビット生成回路30からの光信号を光MUX40へ送信するように構成されている。

【0017】光信号送信回路10を構成する8：1多重回路11は光多重化回路である。光多重化はOTDM（Optical Time Division Multiplexing）でもよいし、WDMでもよい。光冗長ビット送信回路20の4：1光多重化回路21も同様である。特に光冗長ビット生成回路30の内部において、光分岐回路部と光EXOR回路部がともに光処理あるいは光—電気—光処理で行われており、100Gbit/sクラスでも動作可能である。

【0018】つぎに、図4は光冗長ビット生成回路30の構成を示す。なお、ここでは一例として、（12, 8）Hamming符号の例をあげるが、必ずしもこの符号でなくともよい。光冗長ビット生成回路30は、光分岐部31と、光EXOR32とから成り、図示のようにHamming符号を入力すると、光信号送信回路10と光冗長ビット送信回路20とにこれを二分岐して送るように構成されている。

【0019】図5には光信号受信回路60の構成を示し、図6には光冗長ビット受信回路70の構成を示し、図7には光冗長ビット処理回路80の構成を示す。光信号受信回路60には1：8光分離回路62が配備され、光での識別再生を行なう光識別再生回路63、65、66、光クロック抽出回路64が配備されているが、この後段の二つは無くともよい。光冗長ビット受信回路70には、1：4光分離回路72が配備され、光での識別再生を行なう光識別再生回路73、75、76、光クロック抽出回路74が配備されているが、この後段の二つは無くともよい。

【0020】なお、ここでは、各波長間の遅延差はあらかじめ合わせてあると仮定する。光冗長ビット処理回路80も前述の光冗長ビット生成回路30と同様に、光分岐部81と光EXOR部83により構成される他、ビット別光EXOR回路82と光AND（NAND）回路による光パターン識別回路84により構成されている。

【0021】前述した図4と図7に示されるように、信号処理回路として必要な光処理回路素子は、光分岐回路と光EXOR回路と光AND（又はNAND）回路である。ここで、光分岐回路は光カプラで充分である。

【0022】図8（a）、（b）には、上述の光EXOR回路の構成と、入力ポートの説明を示す。図8（a）に示された構成の光EXOR回路は、二つの入力ポートと、各ポートにカプラ、制御光により光を遮断する光ゲート回路87と、各カプラの出力を制御光とし、別ポートの光ゲート回路88を駆動させる光配線と、二つの光ゲート回路87、88の出力を合波する光合波器としてのカプラにより構成されている。

【0023】ここで、図8（b）に示すように、ポート1から“0”、ポート2から“0”が入力されると、各光ゲート回路は光を透過させるモードになっているが、信号光自体が0なので、EXOR回路の出力は“0”である。また、ポート1から“1”、ポート2から“0”

が入力される場合、光ゲート回路1は信号通過モード、光ゲート回路は信号遮断モードであり、出力はポート1からの信号光の通過のみとなり、EXOR回路の出力は“1”となる。ポート1から“0”、ポート2から“1”の場合も上下対称であるので、同様である。ポート1とポート2の両方より“1”が入力される場合は、光ゲート回路1と2は両者とも光遮断モードであり、EXOR出力は“0”となる。これにより、EXOR論理が確認される。

【0024】光AND回路については従来から研究されており、数々の方式が提案されているが、本発明では、図8(a)の光EXOR回路82の構成と、図8(b)の入力ポートの説明によれば、全く同じ素子構成で光ゲート回路の論理を反転させると、光AND回路となることを示している。

【0025】また、図9(a)～(d)には、上述した光AND回路とNAND回路の構成と、入力ポートについて示している。図9(a)に示す光AND回路において、図9(b)に示すような入力ポートの内容となる。すなわち、光ゲート回路93を正論理、すなわち制御光が来ると信号光を通過させるモードとする。ポート1から“0”、ポート2から“0”が入力される場合、光ゲート回路93、94は両者とも光遮断モードなのでAND回路全体の出力は0である。またポート1から“0”、ポート2から“1”が入力されると光ゲート1は通過モード、ゲート2は遮断モードだが、ポート1には信号“0”が来ているので、AND回路の出力は“0”である。ポート1から“1”、ポート2から“0”の場合も上下対称なので同様である。ポート1とポート2から“1”が入力されると両方のゲート1、2が通過モードになり合波されて“1”となる。この場合、両方のブランチの光が干渉して消し合わないようにする必要がある。また“1”の出力がEXORの場合の二倍となる点も注意が必要である。

【0026】図9(c)にはNAND回路の構成を示す。FECによる誤りビット特定には、パターン認識の技術が用いられるが、これにはAND回路と同時にNAND回路が必要である。またこのときの入力ポートは、図9(d)に示すような内容となる。すなわち、ここでポート1には、正論理の光ゲート1とさらに光二分岐と位相シフタとカブラが並列に接続されており、ポート2には負論理の光ゲート2が配置されており、それぞれの光ゲートは他方の光ゲートの入力制御光としている。ポート1から“0”、ポート1から“0”が入力される場合、光ゲート回路1は光遮断モード、ゲート2は光透過モードであるが、ポート2の信号は“0”なので、NAND回路の出力は“0”である。

【0027】またポート1から“0”、ポート2から“1”が入力されると光ゲート1、2は通過モードとなり、ポート2には信号“1”が来ているので、AND回

路は出力が“1”である。ポート1から“1”、ポート2から“0”の場合は、両方のゲートは遮断モードであり、NAND出力は“0”である。

【0028】ポート1とポート2から“1”が入力されるとゲート1は通過モード、ゲート2は遮断モードになる。ゲート1の出力は“1”だが、サブブランチの位相が π だけずれているので、合波されて“0”となり、最終的にNAND回路の出力は“0”となる。このNAND回路はポート1に否定のついたNAND回路である。両方のポートに否定のついたNAND回路は光回路では実現困難である。しかし、FECのアプリケーションを考えると、シンδροームが全部“0”であるとは、誤りが無い状態であり、この場合、エラービット特定の必要はない。したがって、エラーがある場合は必ずシンδροームのどこかのビットが“1”であり、このビットと他のビットとのNANDあるいはANDで光パターン認識回路84は構成できる。

【0029】ここで、図10に、(12, 8) Hamming符号のLSBエラー特定シンδροームである例えば(0, 0, 0, 1)のパターン認識回路を示すと、上述の光パターン認識回路84とLSBポートにEXORが接続されれば、このパターンが来た場合に、訂正パルスEXORに出力し、エラーを訂正することができる。

【0030】(第2実施形態)続いて、本発明の第2実施形態について説明する。第2実施形態としての伝送装置及び伝送システムの基本的な構成は、前述した第1実施形態と実質的に同じでよいが、ここに使用する回路素子が次のように異なっている。まず、光処理回路素子についての具体的な構成例をあげると、図11(a)、

(b)に示す一例は光ゲート回路の構成である。

【0031】図11(a)において、この光ゲート回路は全光処理とし、負論理の過飽和吸収体を用いてもよいし、この他のものでもよい。また、図11(b)に示すように、正論理の光ゲート(例えば過飽和吸収体)と位相シフタをマッハツェンダ干渉型に組んだものでもよいし、この他のものでもよい。さらに、NOLM(Nonlinear Optical Loop Mirror)を用いてもよいし、半導体光アンプ(SOA: Semiconductor Optical Amplifier)をマッハツェンダ型に構成したものでもよい。光ゲートを光-電気-光処理とするならば、図12(a)に示すように、高速高出力の光受信器(例えば、UTC-PPD: Uni-Traveling Photo Diode)250と電界吸収型光(EA)変調器240を直結してもよい。また図12(b)に示すように、構成的には、光受信器290と所定のマッハツェンダ型変調器との構成にしてもよい。光素子としては、例えばLiNbO₃(LN結晶)270を用いてもよいし、その他のものでもよい。

【0032】(作用効果)以上、本発明の第1実施形態あるいは第2実施形態では、例示の如くシステム構成さ

れていることによって、従来のような電気信号を用いずに、光信号にてすべての誤り訂正処理が行なえるようになる。したがって、例えば、チャネル当たり100 Gbit/sクラスの超高速データ信号に対して誤り訂正をいわゆる「光段」で行なうことができ、従来に比較して高品質・大容量の光通信が可能となる。

【0033】また、図13に示すビットエラーレート(BER)曲線の理論値によれば、ここで伝送路中の誤りがランダムに発生していると仮定して、本発明に係わる誤り訂正回路(FEC)を用いれば、例えば 10^{-6} の誤り率が 10^{-11} に低減される。更にまた、光S/N設計として、およそ3dBのマージンを稼ぐことができる。

【0034】以上、実施形態に基づき説明したが、すべての伝送系が全光処理である以外にも光-電気-光処理を前提としたFECの運用が可能であり、このほかにも本発明の要旨を逸脱しない範囲で種々の変形実施が可能である。

【0035】

【発明の効果】本発明によれば、光による信号処理を行い高速伝送が可能な伝送装置および光伝送システムを提供することが可能となる。

【図面の簡単な説明】

【図1】図1は、本発明の伝送装置および光伝送システムの構成を示すブロック構成図。

【図2】図2は、光信号送信回路の構成を示す構成図。

【図3】図3は、光冗長ビット送信回路の構成を示す構成図。

【図4】図4は、光冗長ビット生成回路の構成を示す構成図。

【図5】図5は、光信号受信回路の構成を示す構成図。

【図6】図6は、光冗長ビット受信回路の構成を示す構成図。

【図7】図7は、光冗長ビット処理回路の構成と誤りビット特定パターンを示す説明図。

【図8】図8(a)、(b)は光EXOR回路を説明し、図8(a)は、光EXOR回路の構成を示す構成図、図8(b)は、入力ポートの説明図。

【図9】図9(a)~(d)は光AND回路とNAND回路の構成とその入力ポートについて示し、図9(a)は、光AND回路の構成を示す構成図、図9(b)は、この回路の入力ポートの内容を示す説明図、図9(c)は、光NAND回路の構成を示す構成図、図9(d)は、この回路の入力ポートの内容を示す説明図。

【図10】図10は、光パターン認識回路の構成を示す構成図。

【図11】図11(a)、(b)は光ゲート回路の例を示し、図11(a)は、全光処理とし過飽和吸収体を

用いた回路の構成図、図11(b)は、過飽和吸収体と位相シフタとの組合せの回路の構成図。

【図12】図12(a)、(b)は光ゲート回路の例を示し、図12(a)は、光受信器と電界吸収型光変調器を用いた回路の構成図、図12(b)は、光受信器とマッハツェンダ型変調器を用いた回路の構成図。

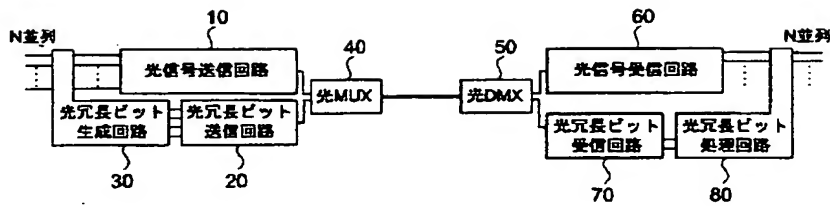
【図13】図13は、ビットエラーレート(BER)曲線の理論値を比較して示すグラフ。

【図14】図14は、従来の伝送装置および伝送システムの構成を示すブロック構成図。

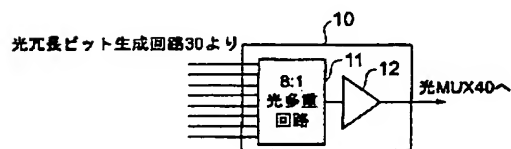
【符号の説明】

10…光信号送信回路、
11…8：1光多重回路、
20…光冗長ビット送信回路、
21…4：1光多重回路、
30…光冗長ビット生成回路、
31…光分岐部(カブラ)、
32…光EXOR部、
40、50…光MUX、
60…光信号受信回路、
62…1：8光分離回路、
63、65、66…光識別再生回路、
64…光クロック抽出回路、
67…光遅延回路、
70…光冗長ビット受信回路、
72…1：4光分離回路、
73、75、76…光識別再生回路、
74…光クロック抽出回路、
77…光遅延回路、
80…光冗長ビット処理回路、
81…光分岐部(カブラ)、
82、83…光EXOR回路(光EXOR部)、
84…光パターン識別回路、
85、86、91、92…光分岐(カブラ)、
87、88…光ゲート回路、
89、95、110、120…光合波(カブラ)、
90…光AND回路、
93、94…光ゲート回路、
100、101~103…光NAND回路、
130、140…光ゲート回路、
150…位相 π シフタ、
160、170、210、230…光合波(カブラ)、
200…過飽和吸収体、
220…位相 π シフタ、
240…EA変換器、
250、290…UTC-PD(光受信器)、
260、280…光合波(カブラ)、
270…LN液晶。

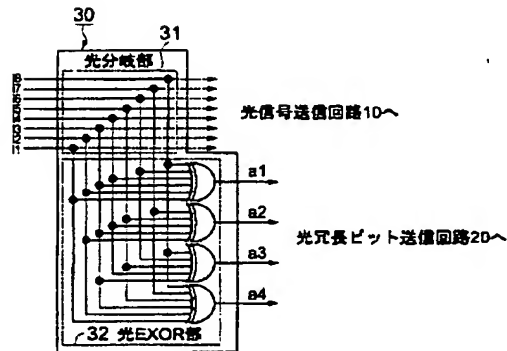
【図1】



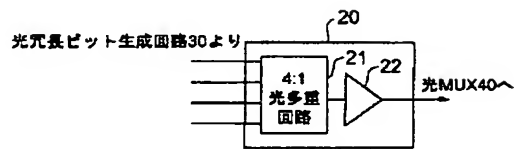
【図2】



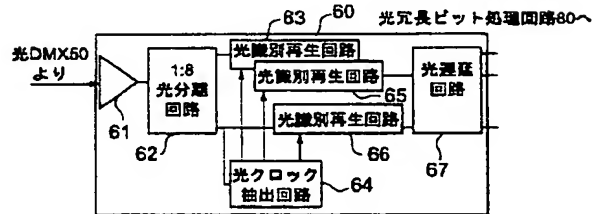
【図4】



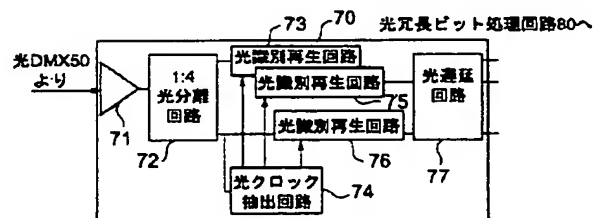
【図3】



【図5】

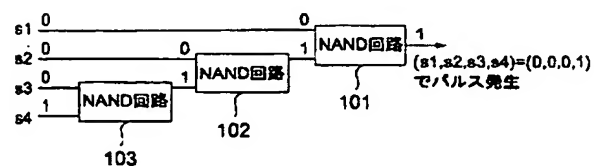


【図6】

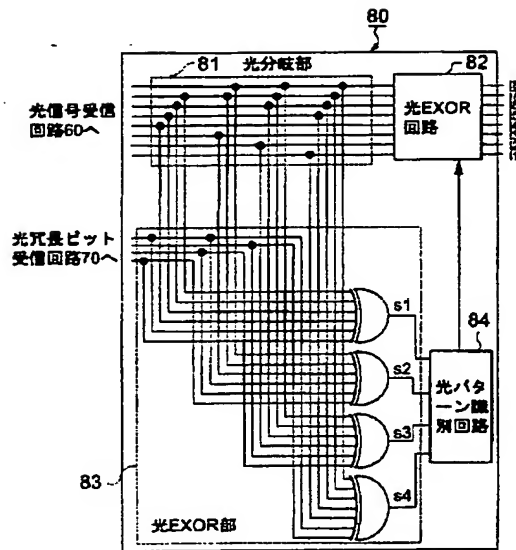


【図10】

LSB=1が誤りであるシンδροーム: (s1,s2,s3,s4)=(0,0,0,1)

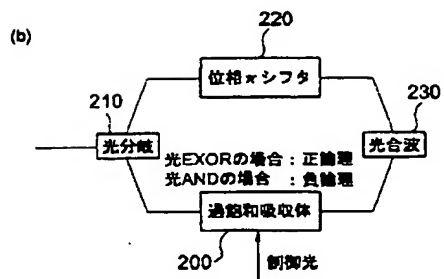


【図7】

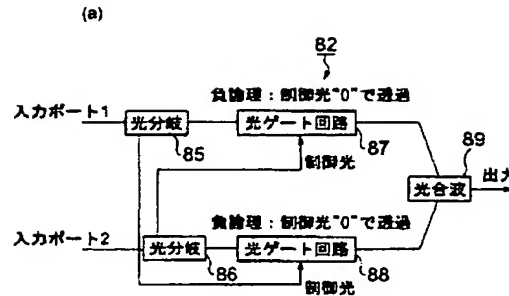


誤りビット特定パターン
(s1,s2,s3,s4)=
(0,0,0,1): i1が誤り
(0,0,1,0): i2が誤り
(0,1,0,0): i3が誤り
(1,0,0,0): i4が誤り
(1,0,0,1): i5が誤り
(1,0,1,1): i6が誤り
(1,1,1,1): i7が誤り
(0,1,1,1): i8が誤り

【図11】



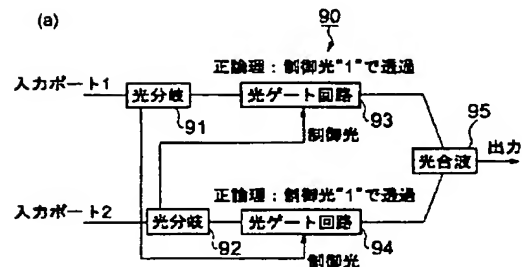
【図8】



(b)

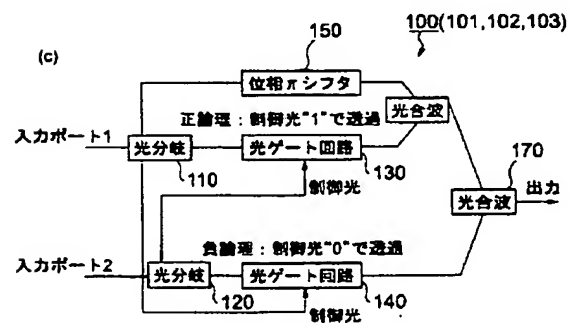
入力ポート1	0	0	1	1
入力ポート2	0	1	0	1
出力	0	1	1	0

【図9】



(b)

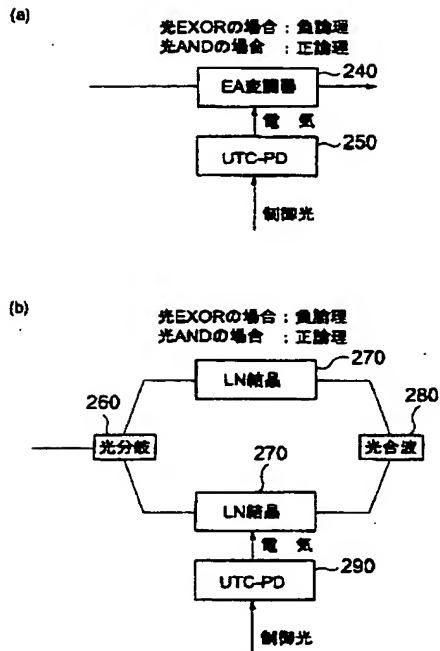
入力ポート1	0	0	1	1
入力ポート2	0	1	0	1
出力	0	0	0	1



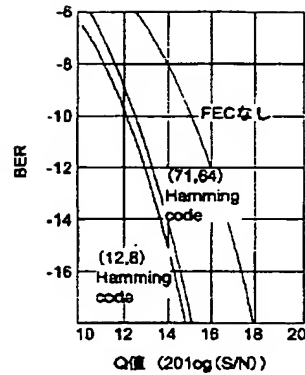
(d)

入力ポート1	0	0	1	1
入力ポート2	0	1	0	1
出力	0	1	0	0

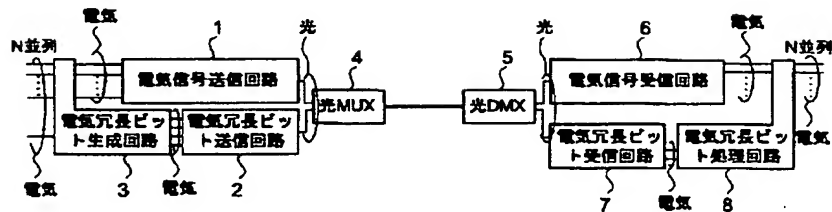
【図12】



【図13】



【図14】



フロントページの続き

(72) 発明者 松浦 暁彦
東京都千代田区大手町二丁目3番1号 日
本電信電話株式会社内

Fターム(参考) 2K002 AA02 AB13 AB23 AB25 CA03
5K002 AA02 AA05 BA04 BA05 CA02
DA02 DA06 DA31 FA01
5K014 AA03 BA05 CA02 DA01 EA01
FA06 GA06